

Микросхемы космического применения разработки НИИСИ РАН 2009-2015 гг.

Обозначение	Характеристики
5890BM1T	<p>32-х разрядный микропроцессор для построения резервируемых отказоустойчивых вычислительных систем. Обладает повышенной стойкостью к специальным воздействующим факторам.</p> <ul style="list-style-type: none">- разрядность шины микросхемы и внутренних регистров общего назначения – 32 разряда;- максимальная рабочая частота микросхемы 5890BM1T не менее 33 МГц;- система команд совместимая с микросхемами серии КОМДИВ;- номинальное значение напряжения питания $U_{CC} = 3,3 \text{ В} (\pm 5\%)$;- корпус планарный керамический 108 выводов. <p>Микросхема 5890BM1T включает в себя:</p> <ul style="list-style-type: none">- процессор для обработки целых чисел;- системный сопроцессор управления СР0;- арифметический сопроцессор для обработки чисел с плавающей запятой СР1;- кэш-память программ и данных объемом 8 Кбайт каждая. <p>Для повышения сбоеустойчивости регистровые файлы выполнены на специальных сбоеустойчивых ячейках, внутренняя кэш-память имеет контроль четности. Сопроцессор СР0 содержит счётчик ошибок.</p> <p>Дополнительные возможности:</p> <ul style="list-style-type: none">- режим работы внешней шины на половинной частоте (Half-frequency bus);- режимы работы с уменьшенным потреблением энергии. <p>Выпускается серийно с 2009 г.</p>

5890BE1T	<p>32-разрядная система на кристалле. Обладает повышенной стойкостью к специальным воздействующим факторам.</p> <p>Микросхема 5890BE1T включает следующие функциональные элементы:</p> <p>а) Микропроцессор, в состав которого входят:</p> <ul style="list-style-type: none"> - процессор для обработки целых чисел; - системный сопроцессор управления СР0; - арифметический сопроцессор для обработки чисел с плавающей запятой СР1; - кэш-память программ и данных объемом 8 Кбайт каждая. <p>б) Системный контроллер в состав которого входят:</p> <ul style="list-style-type: none"> - контроллер памяти (статическое ОЗУ, ПЗУ 8/32 бита, внешние области); - три программируемых 32-разрядных таймера; - три контроллера последовательного порта; - контроллер прерываний; - контроллер шины PCI (Master / Slave); - контроллер дискретных сигналов (16 линий). <p>Характеристики:</p> <ul style="list-style-type: none"> - напряжение питания микросхемы $U_{CC} = +3,3 \text{ В} \pm 10 \%$; - планарный керамический корпус 240 выводов; - тактовая частота процессора 33 МГц; - тактовая частота шины PCI 25 МГц. <p>Микросхема 5890BE1T реализована по КМОП КНИ 0,5 мкм технологии. Выпускается серийно с 2009 г.</p>
5890BG1T	<p>Интерфейсный контроллер с повышенной стойкостью к специальным воздействующим факторам.</p> <p>Включает:</p> <ul style="list-style-type: none"> - контроллер подчиненного устройства на шине PCI (32 разряда, 33 МГц, PCI Rev.2.1); - два контроллера МКИО по ГОСТ Р 52070-2003 с резервированием; - контроллер специального ОЗУ; - блок счетчиков/таймеров; - блок дискретных сигналов. <p>Интерфейсный контроллер 5890BG1T реализован по 0,5 КНИ технологии в виде КМОП СБИС в планарном керамическом корпусе с 240 выводами. Выпускается серийно с 2009 г.</p>

1900BM2T	<p>Трированный микропроцессор. Функциональный аналог микросхемы 1990BM2T (1890BM2T) с повышенными характеристиками по сбоеустойчивости.</p> <p>Микросхема 1900BM2T включает в себя:</p> <ul style="list-style-type: none"> - процессор для обработки чисел с фиксированной запятой, включая системный сопроцессор управления СР0; - арифметический сопроцессор для обработки чисел с плавающей запятой СР1; - кэш-память программ(команд) объемом 4 Кбайт; - кэш-память данных объемом 4 Кбайт; - контроллер шины (интерфейсный блок (IFUnit)). <p>Общие характеристики:</p> <ul style="list-style-type: none"> - 108-выводной керамический корпус с четырехсторонним расположением выводов; - напряжение питания микросхемы $U_{CC} = +3,3 \text{ В} \pm 5 \%$; - максимальная рабочая частота 66 МГц; - система команд совместимая с микросхемами серии КОМДИВ; - разрядность шины микросхемы и внутренних регистров общего назначения – 32 разряда; <p>изготовление по технологии КМОП КНИ 0,35 мкм технологии.</p> <p>Для повышения сбоеустойчивости предприняты следующие меры:</p> <ul style="list-style-type: none"> - функциональные узлы микропроцессора реализованы по схеме тройного резервирования со схемой мажорирования на выходе. Функциональные блоки обладают свойством самосинхронизации в случае возникновения одиночного сбоя; - имеется возможность проводить контроль работоспособности доступной кэш-памяти средствами MBIST в процессе работы процессора; - регистровые файлы выполнены на специальных сбоеустойчивых ячейках типа DICE и защищены схемой коррекции, способной исправлять одиночную и обнаруживать двойную ошибку; - внутренняя кэш-память данных и инструкций выполнена на специальных сбоеустойчивых ячейках типа DICE и защищена дополнительными битами четности. Схема управления кэш-памятью обеспечивает считывание корректных данных из внешней памяти в случае обнаружения ошибки четности; <p>Выпускается серийно с 2012 г.</p>
1649РУ1ТБ	<p>Микросхема СОЗУ 1 Мбит с организацией 128К×8 бит.</p> <p>Время записи и чтения данных - не более 30 нс;</p> <p>Технология изготовления 0,35 мкм КНИ.</p> <p>Выпускается серийно с 2011 г.</p>

9009PY1T	<p>Микросхема СОЗУ 8 Мбит с организацией 1М×8 бит (многокристальный модуль) Время записи и чтения данных, - не более 60 нс; Технология изготовления 0,35 мкм КНИ. Выпускается серийно с 2011 г.</p>
1907KX018	<p>Микросхема коммутатора 6 последовательных каналов RapidIO. Основные технические характеристики: скорость передачи данных по каналам RapidIO не менее 1,25 Гбит/с в диапазоне температур от минус 60 до плюс 125 °С; потребляемая мощность не более 6 Вт, технология изготовления 0,25 мкм КНИ. В состав микросхемы входят: шесть портов RapidIO 4X/1X, скорость передачи по каждой линии 1,25 Гбит/с; отдельная таблица коммутации для каждого порта; поддержка до 256 номеров устройств (ID); система контроля производительности для каждого порта RapidIO; интерфейс I2C для загрузки начальной конфигурации; интерфейс JTAG для тестирования и доступа к внутренним регистрам Для повышения сбоеустойчивости использованы помехоустойчивое кодирование при обращении к памяти буферов пакетов и мажоритарное резервирование таблиц маршрутизации. Планируется к серии в 2016 г. после модернизации завода.</p>

1907BM014

32-разрядная система на кристалле. Для снижения частоты одиночных сбоев при воздействии ТЗЧ используются специальные меры повышения сбоеустойчивости: дополнительные биты четности, избыточное кодирование кодами Хэмминга, сбоеустойчивые ячейки памяти, троированная начальная загрузка и др. Технология КМОП КНИ 0.25 мкм.

Состав:

а) Микропроцессор, в состав которого входят:

- процессор для обработки целых чисел;
- системный сопроцессор управления СР0;
- арифметический сопроцессор для обработки чисел с плавающей запятой СР1;
- кэш-память программ и данных объемом 8 Кбайт каждая.

б) Системный контроллер, в состав которого входят:

- контроллер памяти (статическое ОЗУ, ППЗУ);
- три программируемых таймера;
- контроллер прерываний;
- контроллер дискретных сигналов (32 линии);
- два контроллера последовательного порта;
- два контроллера МКИО по ГОСТ Р 52070-2003 с резервированием;
- два контроллера интерфейса SpaceWire;
- контроллер SPI;

в) Интерфейс JTAG

Характеристики:

- максимальная рабочая частота 100 МГц в диапазоне температур окружающей среды от минус 60°C до плюс 125°C;
- суммарная скорость приема и передачи данных по каналам связи SpaceWire – до 400 Мбит/сек, но не менее 200 Мбит/сек;
- номинальное значение напряжения питания микросхемы 3,3 В и/или 2,5 В ($\pm 5\%$);
- потребляемая мощность на частоте 100 МГц не более 5 Вт, 40 МГц – не более 2 Вт;
- корпус планарный металлокерамический 256 выводов.

Планируется к серии в 2016 г. после модернизации завода.

1907BM044
ОКР «Обра-
ботка-10»

32-разрядная резервированная система на кристалле для создания бортовых управляющих систем космического базирования с повышенными функциональными возможностями, улучшенными массогабаритными характеристиками и высокой сбое- и отказоустойчивостью. Технология КМОП КНИ 0.25 мкм.

Состав:

а) Микропроцессор, в состав которого входят:

- процессор для обработки целых чисел;
- системный сопроцессор управления СР0;
- арифметический сопроцессор для обработки чисел с плавающей запятой СР1;
- кэш-память программ и данных объемом 8 Кбайт каждая (на основе сбоеустойчивых ячеек).

б) Системный контроллер, в состав которого входят:

- контроллер памяти (статическое ОЗУ, ППЗУ);
- три программируемых таймера;
- контроллер прерываний;
- контроллер дискретных сигналов;
- два контроллера последовательного порта;
- два контроллера МКИО по ГОСТ Р 52070-2003 с резервированием;
- контроллер интерфейса SpaceWire с резервным каналом;
- контроллер SPI;

в) Интерфейс JTAG

Характеристики:

- максимальная рабочая частота 66 МГц в диапазоне температур окружающей среды от минус 60°C до плюс 125°C;
- для снижения частоты одиночных сбоев при воздействии тяжелых заряженных частиц использовано помехоустойчивое кодирование;
- номинальное значение напряжения питания микросхемы 3,3 В ($\pm 5\%$);
- потребляемая мощность на частоте 66 МГц не более 7 Вт;
- корпус планарный металлокерамический 256 выводов.

ОКР сдана в 2015 г.

1907ВМ038
ОКР «Схема-10»

32-разрядная система на кристалле для создания бортовых систем цифровой обработки сигналов с повышенной стойкостью к воздействию частиц космического пространства.

Состав:

а) Микропроцессор, в состав которого входят:

- процессор для обработки целых чисел;
- системный сопроцессор управления СР0;
- арифметический сопроцессор для обработки чисел с плавающей запятой СР1;
- специализированный сопроцессор (включая блоки АЛУ, статического ОЗУ, регистрового файла) совместимый по системе команд с сопроцессором микросхемы 1890ВМ7Я;

- кэш-память программ и данных объемом 8 Кбайт каждая;
- блок трансляции виртуальных адресов TLB.

б) Системный контроллер, в состав которого входят:

- контроллер памяти DDR2;
- контроллер высокоскоростного канала RapidIO;
- контроллер МКИО по ГОСТ Р 52070-2003 с резервированием;
- три программируемых таймера;
- контроллер прерываний;
- контроллер дискретных сигналов (32 линии);
- два контроллера последовательного порта;
- контроллер интерфейса SpaceWire с резервным каналом;
- контроллер SPI;
- контроллер NAND;
- часы реального времени.

в) Интерфейс JTAG

Характеристики:

- число разрядов внутренней шины данных к контроллеру ОЗУ не менее 128.
- скорость обмена данными с внешним запоминающим устройством (ОЗУ) не менее 2 Гбит/с.
- производительность на вещественных операциях одинарной точности не менее 2 Гфлопс.
- номинальное значение напряжения питания 3,3 и 2,5 В $\pm 5\%$.
- потребляемая мощность в диапазоне температур от минус 60 °С до плюс 125 °С (повышенная рабочая температура корпуса) не более 8 Вт.

Корпус керамический матричный 675 выводов

ОКР сдана в 2015 г. Планируется к серии в 2016 г. после модернизации завода.

1907BM028	<p>64-разрядная система на кристалле для построения высокопроизводительных вычислительных комплексов с повышенной стойкостью к воздействию частиц космического пространства.</p> <p>Основные технические характеристики:</p> <ul style="list-style-type: none"> - 64-разрядная RISC архитектура КОМДИВ64; - поддержка 32-разрядного режима выполнения инструкций и режима адресации; - сопроцессор вещественной арифметики с форматами вещественных чисел одинарной (32 разряда) и двойной (64 разряда) точности, а также «пара вещественных чисел одинарной точности»; - специализированный сопроцессор комплексной арифметики с отдельным регистровым файлом на 64 64-разрядных комплексных регистра; - трансляция 32-разрядных и 64-разрядных виртуальных адресов в 36-разрядные физические; - ассоциативный буфер трансляции виртуальных адресов (jTLB) на 64 адреса (128 страниц); - отдельные кэши первого уровня (инструкций и данных) по 16 Кбайт каждый (4 секции); - кэш-память 2-го уровня размером 256 Кбайт с возможностью работы в режиме накристальной памяти; - встроенный контроллер DMA для пересылок между внешней и накристальной памятью; - 7-ступенчатый суперскалярный конвейер с предвыборкой, переупорядочиванием и возможностью выполнения двух команд за такт; - считывание до четырех команд за один такт; - статическое предсказание переходов и спекулятивное выполнение инструкций; - потребляемая мощность на частоте 150 МГц не более 5,5 Вт, 66 МГц – не более 2 Вт; - корпус керамический матричный 675 выводов. <p>Состав интерфейсов и устройств:</p> <ul style="list-style-type: none"> - контроллер динамической памяти; - контроллер последовательного RapidIO 4X (или 2 канала 1X); - контроллер интерфейса PCI; - контроллер прерываний; - блок таймеров; - контроллер ППЗУ; - контроллер Ethernet; - контроллер I2C. <p>Планируется к серии в 2016 г. после модернизации завода.</p>
-----------	---

<p>1907BM056 ОКР «Схема-23»</p>	<p>32-разрядная система на кристалле. Для снижения частоты одиночных сбоев при воздействии ТЗЧ используются специальные меры повышения сбоеустойчивости: дополнительные биты четности, избыточное кодирование кодами Хэмминга, троированная начальная загрузка и др. Технология КМОП КНИ 0.25. Состав:</p> <p>а) Микропроцессор, в состав которого входят:</p> <ul style="list-style-type: none"> - процессор для обработки целых чисел; - системный сопроцессор управления СР0; - арифметический сопроцессор для обработки чисел с плавающей запятой СР1; - кэш-память программ и данных объемом 8 Кбайт каждая. <p>б) Системный контроллер, в состав которого входят:</p> <ul style="list-style-type: none"> - контроллер памяти (статическое ОЗУ, ППЗУ); - три программируемых таймера; - контроллер прерываний; - контроллер дискретных сигналов (32 линии); - два контроллера последовательного порта; - два контроллера МКИО по ГОСТ Р 52070-2003 с резервированием; - контроллер и коммутатор на 8 каналов интерфейса SpaceWire; - два контроллера SPI; - контроллер CAN; - контроллер I2C. <p>в) Интерфейс JTAG</p> <p>Характеристики:</p> <ul style="list-style-type: none"> - номинальное значение напряжения питания микросхемы 3,3 В ($\pm 5\%$). <p>ОКР заканчивается в 2016 г.</p>
-------------------------------------	--

1907BM066 ОКР «Обработка-26»	<p>32-разрядная система на кристалле со встроенным сопроцессором обработки и сравнения изображений.</p> <p>Состав:</p> <ul style="list-style-type: none">а) Микропроцессор, в состав которого входят:<ul style="list-style-type: none">- процессор для обработки целых чисел;- системный сопроцессор управления СР0;- арифметический сопроцессор для обработки чисел с плавающей запятой СР1;- кэш-память программ и данных объемом 8 Кбайт каждая.б) Системный контроллер, в состав которого входят:<ul style="list-style-type: none">- контроллер статического ОЗУ;- накристалльная память;- контроллер высокоскоростного канала serial RapidIO;- контроллер МКИО по ГОСТ Р 52070-2003 с резервированием;- три программируемых таймера;- контроллер прерываний;- контроллер дискретных сигналов;- два контроллера последовательного порта;- контроллер интерфейса SpaceWire;- контроллер SPI;- -контроллер I2C;- коррелятор;в) Интерфейс JTAG <p>ОКР заканчивается в 2016 г.</p>
---------------------------------	--

9011BA016
ОКР «Обра-
ботка-17»

Микромодуль 9011BA016 представляет собой «систему в корпусе» (СвК, МКМ), включающей универсальное процессорное ядро, блок статической памяти, программируемую логическую матрицу, интерфейсы по ГОСТ Р 52070-2003 и SpaceWire.

В составе будут использованы кристаллы следующих микросхем:

- процессорное ядро – 1907BM056,
- статическая память – 1667PA014,
- ПЛИС – 5576XC8T.

Параметры:

- объём встроенной оперативной памяти 2 Мбайта (с защитой кодами Хэмминга);
- количество программируемых вентилях программируемой логической интегральной схемы – 50 тысяч;
- число каналов встроенного коммутатора интерфейса SpaceWire – 8 (либо 8 LVDS, либо 6 LVDS + 2 CMOS);
- число резервированных контроллеров канала, оконечного устройства, монитора интерфейса по ГОСТ Р 52070-2003 – 2;
- контроллер интерфейса CAN;
- контроллер ввода-вывода общего назначения (GPIO);
- контроллер интерфейса RS-232;
- контроллер интерфейса SPI;
- контроллер внешней памяти.

Потребляемая мощность в режиме функционирования при тактовой частоте процессорного ядра 100 МГц – не более 15 Вт, в энергосберегающем режиме функционирования при пониженной тактовой частоте процессорного ядра или без использования ПЛИС – не более 10 Вт

Корпус металлокерамический со штырьковыми выводами (PGA) размеры – 60 мм x 68 мм. Шаг выводов – 2,54 мм. Число выводов – 675.

ОКР заканчивается в 2016 г.